

IMPLEMENTACIÓN EN HARDWARE PARA LA MEDICIÓN DE LA ACELERACIÓN USANDO FPGA

ACCELERATION MEASUREMENT THROUGH HARDWARE IMPLEMENTATION ON FPGAS

Paulo Realpe Muñoz: Ingeniero Físico (2004) de la Universidad del Cauca, Popayán-Colombia, Maestría con énfasis en Ingeniería Eléctrica y Electrónica (2009) de la Universidad del Valle, Cali-Colombia, Doctor en Ciencias de la Electrónica (2017) de la Universidad del Cauca. Profesor asociado de la Institución Universitaria Antonio José Camacho. Correo: pcrealpe@admon.uniajc.edu.co

Jorge Erazo Aux: Ingeniero Electrónico (2004), Magister en Ingeniería con énfasis en Ingeniería Eléctrica y Electrónica (2010) y Doctor en Ingeniería con énfasis en Ingeniería Eléctrica y Electrónica (2021) de la Universidad del Valle, Cali-Colombia. Profesor Asociado de la Facultad de Ingeniería de la Institución Universitaria Antonio Camacho, Cali-Colombia. Correo: jherazo@admon.uniajc.edu.co

Javier Humberto Cortés Carvajal: Ingeniero en Electrónica y Telecomunicaciones (2002) de la Universidad del Cauca, Popayán-Colombia, Especialista en redes de comunicación (2009) de la Universidad del Valle, Magister en Ingeniería con énfasis en Ingeniería Eléctrica y Electrónica (2013) de la Universidad del Valle, Cali-Colombia. Director del programa de Tecnología en Electrónica en la Institución Universitaria Antonio Camacho. Correo: jcortes@admon.uniajc.edu.co

AUTORES

John Erazo Aux: Ingeniero Electrónico (2005) de la Universidad del Valle, Cali-Colombia. Magister en Administración de Negocios con énfasis en Gestión Estratégica (2020) de la Universidad ICESI, Cali-Colombia. Cofundador y director ejecutivo de la empresa SSI Soluciones y suministros para ingenierías S.A.S. Correo: johnerazo@ssi.com.co

Javier Vargas Occa: Ingeniero Electrónico (2003) de la Universidad del Valle, Cali-Colombia. Director de proyectos de la empresa SSI Soluciones y suministros para ingenierías S.A.S. Correo: jvargas@ssi.com.co

Paulo Cesar Realpe, Jorge Erazo Aux, Javier Cortés Carvajal, Jhon Erazo Aux y Javier Vargas

Grupo de investigación INTELIGO
Institución Universitaria Antonio José Camacho
Soluciones y Suministros SSI SAS
Recibido: 08/09/2022 - Aceptado: 27/03/2023

Para citar este artículo: Realpe, P.C., Erazo Aux, J., Cortés Carvajal, J., Erazo Aux, J. y Vargas, J. (2023). Implementación en hardware para la medición de la aceleración usando FPGA. Revista Sapientia, 15(29), 59-73. <https://doi.org/10.54278/sapientia.v15i29.126>

RESUMEN

Este trabajo presenta la implementación para realizar la medición de la aceleración usando el acelerómetro MEMS ADLX355 en FPGA (del inglés Field Programmable Gate Array). El diseño hardware para obtener la aceleración se realiza usando el lenguaje de descripción de hardware VHDL. Los datos de aceleración del sensor ADLX355 se envían a la FPGA mediante el protocolo de comunicación I2C. Para la transmisión de los datos de medición entre la FPGA y el computador se realiza mediante una interfaz de comunicación UART. El diseño hardware se sintetizó en la FPGA 10CL025YU25617 y se verificó en hardware utilizando la placa de desarrollo Intel® Cyclone 10LP. Los resultados de síntesis muestran que la medición de aceleración en la placa Intel®, utilizando uno y dos sensores ADLX355 es de 460 LUTs, 290 registros y 234 MHz, y 852 LUTs, 526 registros y 234 MHz, respectivamente. Los resultados para la medición de la aceleración muestran que la implementación basada en FPGA supera en tiempo de ejecución a la implementación basada en microcontroladores.

Palabras clave: Matriz de compuertas de campo programable, lenguaje de descripción de hardware, acelerómetros, diseño hardware.

ABSTRACT

This paper presents a hardware implementation for the acceleration measurement using the MEMS ADLX355 accelerometer in FPGA (Field Programmable Gate Array). The hardware design is implemented using the hardware description language VHDL. The acceleration data are sent from the ADLX355 sensor to the FPGA using the I2C communication protocol. A UART communication interface is used for the transmission of measurement data from the FPGA to the computer. The design is synthesized on the FPGA 10CL025YU25617 and verified in hardware using the Intel® Cyclone 10LP development board. The synthesis results show that the acceleration measurement on the Intel® board using one and two ADLX355 sensors is 460 LUTs, 290 registers and 234 MHz, and 852 LUTs, 526 registers and 234 MHz, respectively. The results show that the FPGA-based implementation outperforms the microcontroller-based implementation in execution time.

Key words: Field-programmable gate arrays, hardware design languages, accelerometers, hardware design.

La aceleración es un fenómeno físico que indica cambio en la velocidad de un objeto. Los acelerómetros son sensores que permiten medir esta aceleración. Estos sensores son usados ampliamente en aplicaciones tales como monitoreo del movimiento (Sharshar et al., 2021), robótica (Mahmood et al., 2017), acelerógrafos (Sharma y Nanda, 2020), entre otras aplicaciones (Li et al., 2022).

Por otro lado, un acelerógrafo puede referirse tanto a un sismógrafo de movimientos fuertes, como a un acelerómetro de terremotos. Son normalmente construidos en una caja autónoma, que anteriormente incluía una grabadora de papel (un instrumento analógico), pero ahora por lo general almacenan información directamente en medios digitales para que luego los datos se puedan transmitir a través de Internet. Los acelerógrafos son útiles cuando el movimiento del suelo es tan fuerte que hace que los sismógrafos más sensibles se salgan de su escala. Existe toda una ciencia del movimiento fuerte del suelo (sismología), que se dedica a estudiar el temblor en la vecindad de los terremotos (Rosenberger, 2002).

Los acelerógrafos registran la aceleración del suelo con respecto al tiempo. Este registro a menudo se denomina acelerograma. A partir de este registro, se pueden calcular las medidas de intensidad del movimiento del suelo a partir de parámetros tales como la amplitud, frecuencia, duración del movimiento, aceleración, intensidad espectral, entre otros. A menudo, se calcula el espectro de respuesta en frecuencia para mostrar cómo afecta un terremoto a estructuras de diferentes frecuencias o períodos naturales (Douglas et al., 2015).

Dentro del acelerógrafo, hay una disposición de varios acelerómetros. En los instrumentos recientes de bajo costo, estos acelerómetros suelen ser los sistemas microelectromecánicos MEMS (del inglés microelectromechanical systems) que son sensibles a una dirección de movimiento. Con base en estos sistemas, el acelerómetro puede medir el movimiento completo del dispositivo en tres dimensiones. A diferencia del sismógrafo de registro continuo, los acelerógrafos suelen programarse para detección de eventos o registro por disparo. Eso significa que se debe establecer un nivel de aceleración que inicie el proceso de registro de datos (Cheng, 2010).

La mayoría de acelerógrafos que permite el monitoreo en tiempo real de ondas sísmicas usan microcontroladores (Haro et al., 2021) o microprocesadores (Julius & Sunardi, 2014) como elemento fundamental de control. Debido a la demanda creciente de este mercado, algunas empresas colombianas, desarrollan, fabrican y suministran acelerógrafos para instrumentación sísmica y monitoreo estructural. Sin embargo, debido a la aparición de nuevos competidores internacionales en el mercado usando nuevas tecnologías, lograr actualizar los acelerógrafos usando dispositivos electrónicos programables de última tecnología como las FPGAs, representa una necesidad ya que brindaría al mercado nacional el margen suficiente para enfrentar la competencia y expandir a otros países con un riesgo de rechazo menor.

Desde el punto de vista del conocimiento científico, en la literatura se encuentran trabajos sobre algunas implementaciones de acelerómetros y acelerógrafos en FPGA. Kumary & Gayathri (2017) usan el bus I2C que interactúa con una FPGA como maestro para medir la aceleración usando el sensor de movimiento MEMS MPU 6050. El sensor de aceleración tiene un conversor análogo-digital ADC (del inglés Analog-Digital Converter) de 16 bits para digitalizar la salida del acelerómetro.

Perez et al. (2018) presentan el uso de una FPGA con arquitectura Zynq-7000 y Linux embebido, como herramienta digital para realizar monitoreo remoto en tiempo real de dispositivos conectados a Internet, utilizando el sensor MEMS ADXL345 que soporta comunicación SPI (del inglés Serial Peripheral Interface). La principal ventaja de implementar el protocolo SPI en una FPGA es que puede utilizar varios sensores que soporten este protocolo incluso uniéndolos al mismo tiempo. Tukiran et al. (2020)

describen la implementación propuesta de la medición de acelerómetros en una plataforma FPGA. La plataforma FPGA utiliza funciones de paralelismo que no ofrece otros dispositivos para el procesamiento. Para la medición de la aceleración se diseña y compila un programa en LabVIEW para ser implementada en la placa FPGA NI sbRIO-9632 usando VHDL.

Vita et al. (2018) presentan un nuevo circuito personalizado en FPGA para hacer que la obtención de datos de los acelerómetros triaxiales de baja potencia sean independientes de la orientación espacial de los sensores. Para este propósito, los autores desarrollaron un nuevo algoritmo de rotación de vectores para reducir el esfuerzo computacional general y la complejidad del circuito resultante. Por otra parte, la creciente brecha entre la productividad del diseño y la complejidad del chip, y los sistemas emergentes en un chip conocidos como SoC (del inglés System on a Chip) han llevado a la amplia utilización de núcleos de propiedad intelectual (IP cores) reutilizables. Con base en lo anterior, Jiss y Jhonson (2014) proponen diseñar un núcleo de acelerómetro para aplicaciones de control avanzadas, como control de movimiento robusto, servomotor o aplicaciones robóticas.

Qi et al., (2020) presentan una interfaz de dos chips para aplicaciones de acelerómetro MEMS basado en capacitores. La interfaz consta de dos ASIC (del inglés Application-Specific Integrated Circuit) personalizados diseñados y optimizados para aplicaciones de alta precisión. Uno de los dos ASIC detecta el cambio de la capacitancia diferencial del sensor y lo convierte en voltaje. El otro ASIC es un ADC de 12 bits que convierte la salida de la interfaz ASIC en código digital. Basado en la interfaz propuesta, se implementa un prototipo de acelerómetro MEMS de circuito cerrado delta-sigma de segundo orden para demostrar la interfaz propuesta.

Zongwei et al. (2017) proponen una interfaz de acelerómetro MEMS capacitivo digital de alta precisión basada en la interfaz sigma-delta capacitivo tradicional. Además, los autores proponen un convertidor analógico-digital instantáneo de coma flotante (IFP ADC) para convertir la señal de salida del amplificador en una señal digital. La implementación del filtro de bucle digital realizado en una plataforma FPGA puede superar el problema de compensación del integrador. Finalmente, Bhogadi et al. (2015) presentan un diseño mejorado de un sistema

integrado GPS/INS acoplado libremente. La solución de navegación inercial y los cálculos del filtro de Kalman son proporcionados por MicroBlaze en Virtex-6 FPGA. Las soluciones de navegación procesadas en tiempo real se actualizan con una frecuencia de 100 Hz. Por lo tanto, este trabajo presenta el diseño e implementación en una plataforma FPGA que permita obtener la medida de aceleración de uno o dos sensores MEMS ADLX355 usando los tres ejes coordinados mediante el protocolo de comunicación I2C que pueda ser usado en acelerómetros comerciales nacionales.

MARCO TEÓRICO

El protocolo de comunicación I2C

La comunicación I2C (del inglés Inter-Integrated Circuit) es un protocolo de transferencia de datos en serie de 8 bits. Mediante el uso de dos líneas de señal se realiza la transmisión de datos. Las dos líneas de señal son SCL (Serial Clock) y SDA (Serial Data). La línea SCL es una línea unidireccional y la línea SDA es una línea de datos bidireccional, ambas líneas se utilizan para transferir los datos entre maestro y esclavo. Pueden existir muchos dispositivos esclavos conectados al bus I2C, los dispositivos esclavos se identifican por su dirección única de 7 bits. Después de cada transferencia de datos, el esclavo envía un bit de reconocimiento al maestro o viceversa, para garantizar que se reciban los datos satisfactoriamente (Kumari y Gayathri, 2017).

El bus I2C tiene tres condiciones; condición de inactividad, condición de inicio y parada. Se indican tres condiciones mediante el uso de dos líneas, SDA y SCL como se presenta en la Figura 1. Cuando el bus I2C está en modo inactivo, ambas líneas están en estado alto. El maestro da la condición de inicio, el cual permite que la línea SDA pase del estado alto al estado bajo mientras que la línea SCL permanece en estado alto. Después de la condición de inicio, el bus I2C está ocupado. El dispositivo transmisor envía continuamente los datos después de obtener el reconocimiento adecuado del dispositivo receptor. Posteriormente al envío de todos los datos, el maestro proporciona la condición de parada, donde la línea SDA que hace una transición del estado bajo a alto, mientras que la línea SCL está en estado alto (Kumari y Gayathri, 2017).

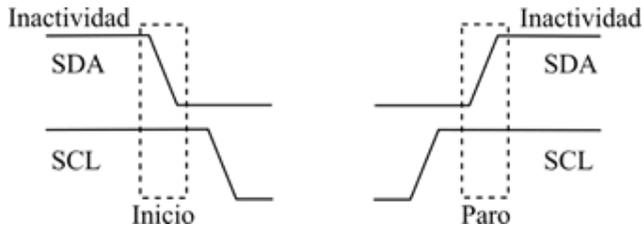


Figura 1. Condición de inactividad, inicio y parada para las líneas SDA y SCL del protocolo I2C
Fuente: Kumari & Gayathri (2017).

Para comprender el protocolo I2C, a continuación, se describen los procesos de escritura y lectura de datos. Para escribir en el bus I2C, el maestro envía la condición de inicio en el bus con la dirección del esclavo, así como el último bit (el bit R/W) establecido en 0, lo que significa una escritura. Después de que el esclavo envíe el bit de reconocimiento ACK (del inglés acknowledgement), el maestro envía la dirección del registro en el que desea escribir. El esclavo lo reconocerá de nuevo, haciéndole saber al maestro que está listo. Después de esto, el maestro comenzará a enviar los datos al registro del esclavo, hasta que el maestro haya enviado todos los datos que necesita (a veces esto es solo un byte), y el maestro terminará la transmisión con una condición de parada (Texas Instruments, 2015). La Figura 2 presenta el proceso de escritura de un solo byte en un registro del esclavo.



Figura 2. Proceso de escritura I2C en el registro del dispositivo esclavo
Fuente: Texas instruments (2015).

El proceso de lectura del registro de un esclavo es muy similar a la escritura, pero con algunos pasos adicionales. Para leer el registro, el maestro primero debe indicarle al esclavo qué registro desea leer. Esto lo hace el maestro iniciando la transmisión de manera similar a la escritura, enviando la dirección con el bit R/W igual a 0 (lo que significa una escritura), seguido de la dirección de registro que desea leer. Una vez que el esclavo reconozca esta dirección de registro, el maestro volverá a enviar una condición de inicio, seguida de la dirección del esclavo con el bit R/W establecido en 1 (lo que significa una lectura). Esta vez, el esclavo reconoce la solicitud de lectura y el maestro libera el bus SDA, pero continuará generando el reloj al esclavo. Durante esta parte del proceso, el maestro se convierte en el maestro-receptor y el esclavo se convierte en el esclavo-transmisor. El maestro continuará enviando los pulsos de reloj, pero liberando la línea SDA para que el esclavo pueda transmitir datos. Al final de cada byte de datos, el maestro enviará un ACK al esclavo, indicándole que está listo para recibir más datos. Una vez que el maestro haya recibido la cantidad de bytes que espera, enviará un NACK (del inglés no acknowledgement), indicando al esclavo que detenga la comunicación y libere el bus I2C. El maestro seguirá esto con una condición de paro (Texas instruments, 2015). La Figura 3 muestra el proceso de lectura de un solo byte de un registro en el esclavo.

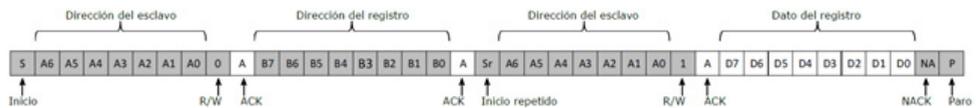


Figura 3. Proceso de lectura I2C en el registro del dispositivo esclavo
Fuente: Texas Instruments (2015).

El acelerómetro MEMS

Un acelerómetro es un dispositivo electromecánico que cuantifica las fuerzas de la aceleración que recibe, tiene niveles de sensibilidad hasta décimas de micrones, la unidad principal en que se toman las mediciones es de gravedad (fuerzas g , donde $g \approx 9.86 \text{ m/s}^2$). Siendo los acelerómetros MEMS uno de los dispositivos electromecánicos más simples (Francisco, 2019). El desarrollo de acelerómetros MEMS han marcado un cambio importante en el análisis de vibraciones sísmicas, este dispositivo consiste de un sistema en suspensión y una masa de prueba donde se mide la deflexión obtenido con ello la aceleración. Existe una amplia variedad de estos dispositivos que pueden medir hasta miles de fuerzas g 's, además de tener uno, dos o tres ejes coordenados de medición.

Estos dispositivos se utilizan para medir cambios de velocidad respecto al tiempo y para el control de mecanismos de vibración. Algunas funciones de estos acelerómetros son la medición de vibraciones en los automóviles, máquinas, edificios, sistemas de control y las instalaciones de seguridad entre otros procesos. También, pueden ser utilizados en otras áreas para medir vibraciones sísmicas, inclinaciones, desplazamientos dinámicos y velocidad con o sin influencia de la gravedad (los acelerómetros que se utilizan para medir la gravedad se llaman gravímetros) (Mireles, 2010).

La Figura 4 muestra la estructura interna simplificada de un acelerómetro basado en MEMS. Los acelerómetros basados en MEMS pueden consistir en condensadores diferenciales. Como se ve en la Figura 4, la estructura interna consta de tres componentes básicos. El primer componente se llama placas fijas y permanece inmóvil. El segundo componente llamado electrodo móvil o muelles, que pueden moverse fácilmente hacia el lado derecho e izquierdo. El electrodo móvil está conectado a los puntos de anclaje en los cuatro lados. Los puntos de anclaje restringen el movimiento del electrodo móvil en dirección hacia arriba y hacia abajo. El electrodo móvil se mueve en contra de la dirección de movimiento del dispositivo. La realización del movimiento hace que la capacitancia $C1$ y $C2$ entre el electrodo fijo y el electrodo móvil aumente o disminuya. Así, midiendo la capacitancia entre los electrodos fijo y móvil, se puede determinar la dirección del movimiento y la magnitud de la aceleración. Esta diferencia de capacitancia se detecta y aumenta para obtener una señal analógica en términos de voltios relacionada con la aceleración (Kirbas, 2019).

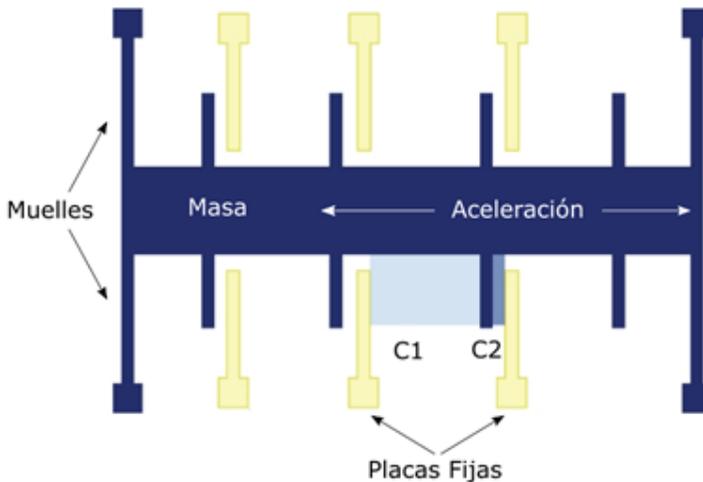


Figura 4. Estructura interna simplificada del acelerómetro basado en MEMS.

Fuente: MEMS Accelerometer. Tomado de: <https://t.ly/bl3b>

En la actualidad, el uso de los acelerómetros ha mejorado de una manera sorprendente y son parte de la vida cotidiana. Por ejemplo, la mayoría de los teléfonos inteligentes cuentan con este sensor el cual les permite conocer la dirección en la que se encuentran y rotar la pantalla o interactuar con algunas aplicaciones (Francisco, 2019).

METODOLOGÍA

En la Figura 5 se presenta los diferentes elementos del montaje experimental propuesto para obtener la medición de la aceleración. Los dos acelerómetros ADXL355 son conectados a la tarjeta FPGA usando el protocolo I2C. Para visualizar los valores de la aceleración de los sensores, la tarjeta FPGA transmite los datos hacia un conversor UART a USB para ser visualizado en el monitor del computador.

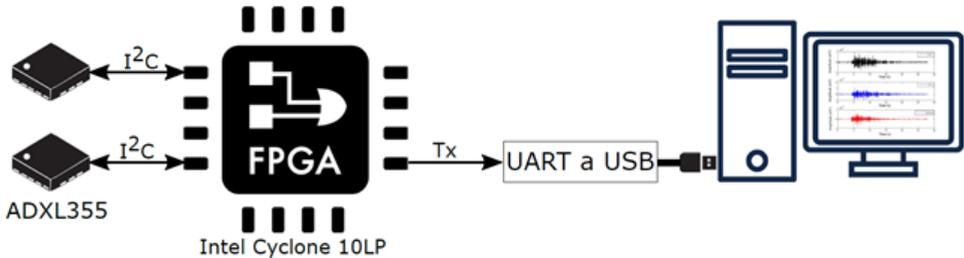


Figura 5. Montaje experimental propuesto.

Fuente: Elaboración propia

El acelerómetro ADXL355

En este trabajo, la aceleración es obtenida usando un acelerómetro digital comercial de tres ejes coordinados, el sensor ADXL355 de Analog Devices, el cual es presentado su diagrama en bloques en la Figura 6. Este sensor mide la aceleración en el rango de ± 2.048 g, ± 4.096 g y ± 8.192 g. Ofrece además bajo nivel de ruido, una desviación mínima de compensación sobre la temperatura y una estabilidad a largo plazo que permite aplicaciones de precisión con un mínimo de calibración. Por otro lado, el ADXL355 es un sensor de bajo consumo e ideal para aplicaciones de Internet de las cosas (IoT) y otros diseños de productos inalámbricos. La interfaz de comunicación del sensor puede ser configurada usando el protocolo SPI o I2C (Analog Device, 2018).

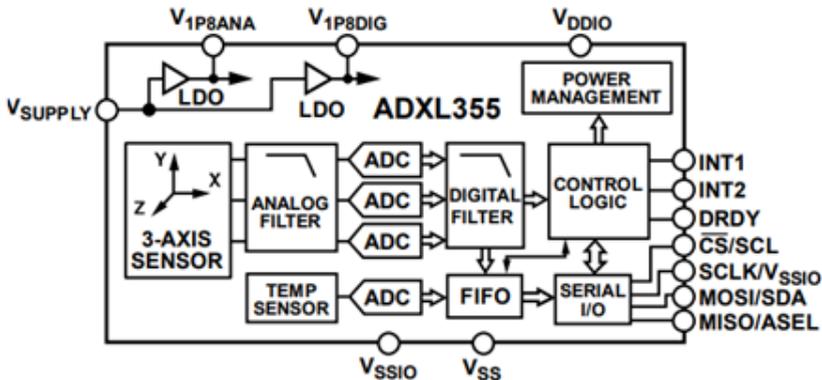


Figura 6. Diagrama en bloques funcional del ADXL355.

Fuente: Analog Device (2018)

Para un correcto funcionamiento, el acelerómetro es conectado a una fuente de voltaje de 3.3 V que es suministrada por los conectores de entrada/salida de la tarjeta de evaluación Intel Cyclone 10LP. En este trabajo, el sensor usa el protocolo de comunicación I2C el cual se conecta a las terminales de la tarjeta FPGA y envía los datos de la aceleración en los ejes x, y y z. En la Figura 7 es presentado la

salida del sensor con base en la orientación de la gravedad para cada uno de los tres ejes coordenados. Como se puede observar en la Figura 7, dependiendo de la posición del sensor, la salida de la aceleración está en el rango de $-1g$ a $1g$ en condiciones normales, donde el signo negativo hace referencia al sentido contrario de la fuerza de gravedad.

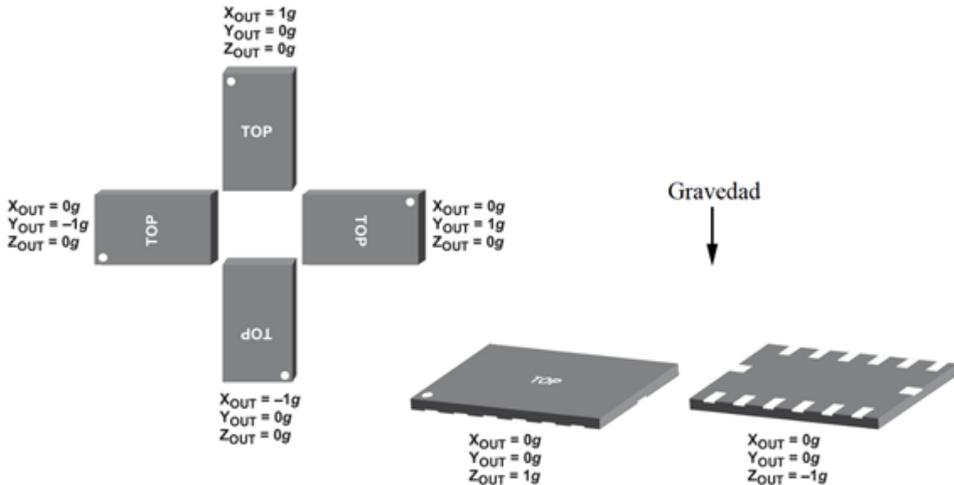


Figura 7. Salida del ADXL355 vs orientación de la gravedad.
Fuente: Analog Device (2018)

Kit de evaluación Intel® Cyclone 10LP

El kit de evaluación de Intel® Cyclone 10LP es una plataforma FPGA integral de evaluación de uso general para productos y aplicaciones, como la industria y la automoción. El kit incluye un dispositivo FPGA 10CL025U256 con 25K elementos lógicos, terminales para aceptar tarjetas compatibles con Arduino UNO R3, conector PMOD y memoria HyperRAM. También incluyen terminales de entrada/salida para uso general, interruptores, botones pulsadores, puentes, LED de estado y una interfaz de programación USB integrada. La tarjeta de evaluación cuenta con sistemas de energía Intel® Enpirion® y PowerSoC (Intel, 2019).

Medida de la aceleración

Para obtener los datos de la aceleración, el sensor ADXL355 se configura para que use el protocolo I2C a una frecuencia de reloj de 400 KHz. Los datos de aceleración están almacenados en registros para cada eje coordenado, justificado a la izquierda y tienen un orden de dirección de datos desde el más significativo al menos significativo, lo que permite al usuario usar múltiples transferencias para tener solo la cantidad de datos necesaria, ya sea 8 bits, 16 bits o 20 bits. En este trabajo, el sensor se configura para tener una resolución de 20 bits y la aceleración de cada uno de los ejes coordenados x, y y z se obtiene desde las direcciones de los registros 0x08, 0x0B y 0x0E, respectivamente.

Diseño hardware para la medida de la aceleración en FPGA

En la Figura 8 se presenta el diagrama en bloques para la medida de la aceleración implementada en FPGA y está constituido por los siguientes elementos: i) una máquina de estado finito FSM (del inglés Finite States Machine) que genera las señales de control, ii) un módulo de Transmisión-Recepción Asíncrono Universal UART (del inglés Universal Asynchronous Receiver-Transmitter) para la comunicación de los datos con el exterior, iii) dos módulos maestros I2C para la comunicación bidireccional con los sensores ADXL355 y iv) un multiplexor 2:1 para seleccionar el sensor que va a transmitir los datos.

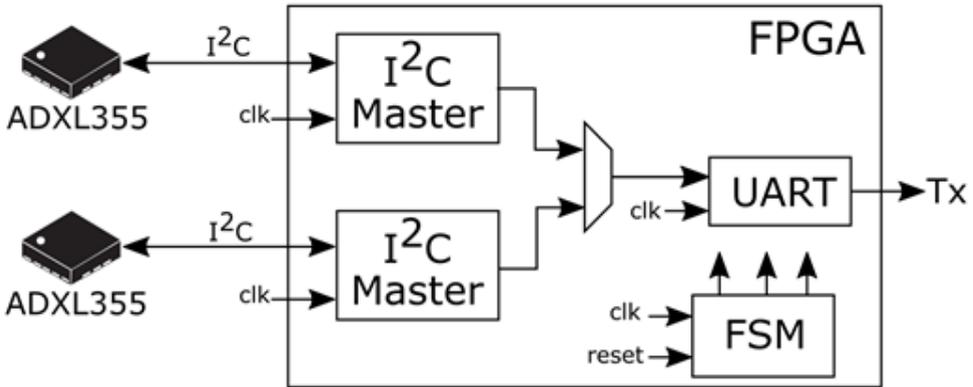


Figura 8. Diagrama en bloques para la medida de la aceleración en FPGA.
Fuente: Elaboración propia

Inicialmente, el maestro I²C configura los registros internos de los dos sensores para su correcto funcionamiento, seguidamente el maestro lee los registros donde están almacenados las aceleraciones en los tres ejes coordenados x, y y z. Estas coordenadas son almacenadas en registros internos del módulo maestro I²C. Los datos de las coordenadas para cada uno de los sensores son seleccionados por un multiplexor 2:1 para que se transmita estos datos al exterior con la ayuda de un módulo UART.

Algoritmo de la máquina de estados

El concepto de máquina de estados finitos FSM se usa para implementar un controlador maestro I²C en FPGA usando el lenguaje de descripción de hardware VHDL. Cada uno de los estados que hacen parte del algoritmo de la máquina de estados es presentado en la Figura 9 y son explicados a continuación:

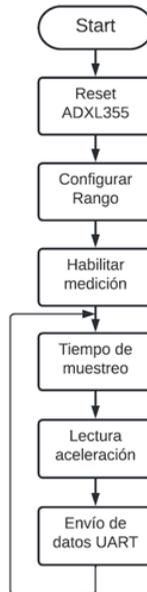


Figura 9. Algoritmo de la máquina de estados para la medida de la aceleración en FPGA.
Fuente: Elaboración propia

Estado 1 (Start): es una condición inactiva, por lo que el bus I2C no realiza ninguna operación (SCL y SDA siguen siendo altos) y no se envía ningún dato por la línea UART. En este estado el sistema espera que se dé el inicio de la lectura de datos a partir de un pulsador de inicio.
K.M

Estado 2 (Reset ADXL355): El maestro inicia la transmisión de datos del protocolo I2C al proporcionar la condición de inicio (Start). El maestro envía la dirección del esclavo (0x1D) y genera un reinicio al sensor usando la dirección del registro reset (0x2F) almacenando en el el dato 0x52.

Estado 3 (Rango): El maestro configura el registro del rango (0x2C) que permite configurar la velocidad de transmisión I2C, la polaridad de interrupciones y el rango de fuerzas g. Para este caso, la velocidad se configura a 400 KHz, polaridad en activo alto y un rango de $\pm 2g$.

Estado 4 (Habilitar medición): El maestro configura registro de control (0x2D) que permite la habilitación para la lectura de la aceleración para cada uno de sus registros. En este caso se almacena en el registro de control el dato 0x00.

Estado 5 (Tiempo de muestreo): Debido a que el tiempo que tarda el sensor para actualizar los datos de aceleración es de 2 ms, entonces la máquina de estados se configura a una tasa de muestreo adecuada con el fin de tener tiempo suficiente en la lectura de los datos.

Estado 6 (Lectura): Una vez configurado el sensor, el maestro realiza la lectura de la aceleración que están almacenados en cada uno de los registros de los ejes coordenados x (dirección 0x08 – 0x0A), y (dirección 0x0B – 0x0D) y z (0x0E – 0x10). Estos datos de la aceleración son almacenados en tres registros de 24 bits internos en al FPGA, un registro por cada eje coordenado.

Estado 7 (Envío de datos UART): Finalmente, la máquina de estados envía los datos de los tres ejes coordenados usando el protocolo UART para ser visualizado en el computador. Si el sistema tiene dos sensores ADXL355 entonces se debe incluir un multiplexor para escoger los datos del sensor a enviar.

RESULTADOS

En esta sección presentamos los resultados de síntesis y funcionalidad de la implementación hardware para la medición de la aceleración en FPGA. La implementación hardware se describió usando VHDL y un diseño estructural genérico, usando la herramienta Quartus II Prime, sintetizado en el dispositivo 10CL025U256 y verificado en hardware usando el kit de desarrollo Intel Cyclone 10LP.

Resultados de síntesis de la implementación hardware

Los parámetros para evaluar el desempeño de la implementación hardware son i) la cantidad de recursos de la FPGA (LUTs), ii) la velocidad estimada del diseño propuesto y iii) la tasa de transferencia efectiva o rendimiento (Throughput). En este trabajo se implementaron dos diseños diferentes, el primero usando solo un sensor y el segundo con los dos sensores ADXL355. Los resultados de síntesis en la FPGA son presentados en la Tabla 1. El rendimiento del diseño hardware está definido por la ecuación (1).

$$\text{Throughput} = \frac{\text{Frecuencia} \cdot \text{Numero de bits}}{\text{Numero de ciclos}} \quad (1)$$

Tabla 1: Resultados de síntesis

	LUTs	Registros	Frecuencia (MHz)	Throughput (kbps)	Potencia (kW)
Un sensor	460	290	234	205.2	130.67
Dos sensores	852	526	230	201.7	131.79

Resultados de medida de tiempo de ejecución

En esta parte se estudia como complemento, la comparación del tiempo de ejecución para la medida de la aceleración usando dos sensores ADXL355 sobre la FPGA Intel® Cyclone 10LP y un microcontrolador Arduino Due. Para calcular los ciclos de reloj en la FPGA se realiza una aproximación con el número de ciclos necesario en la lectura y escritura de datos para el protocolo I2C. Por otro lado, el microcontrolador usa la función millis() para obtener el tiempo de ejecución aproximado. En la Tabla 2 se presenta los resultados de tiempo de ejecución. Sin embargo, si usamos la frecuencia máxima con base en la síntesis presentada en la Tabla 1, entonces el tiempo aproximado de ejecución en la FPGA sería aproximadamente de 0.10 ms.

Tabla 2: Tiempo de ejecución

Dispositivo	Frecuencia (MHz)	Tiempo aproximado (ms)
FPGA Intel	50	0.46
Arduino Due	84	26.0

Verificación del diseño hardware

En el proceso de verificación, los datos salida del diseño en FPGA son enviados vía UART al computador para ser graficados. El acelerómetro es ubicado de forma horizontal o vertical, y en algunas ocasiones se le genera algunos movimientos aleatorios. En la Figura 10 se presenta la respuesta de la aceleración para un sensor ubicado de forma horizontal. Como puede observarse, los valores en los ejes x, y y z es de aproximadamente 0g, 0g y 1g, respectivamente, y coincide con los datos presentados en la Figura 7.

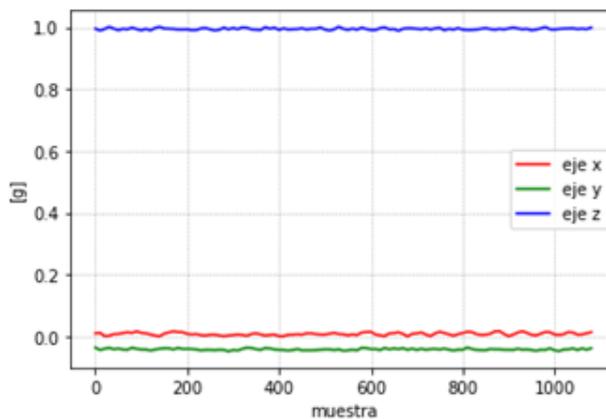


Figura 10. Gráfica de verificación con un sensor de forma horizontal $x \approx 0g$, $y \approx 0g$, $z \approx 1g$
Fuente: Elaboración propia

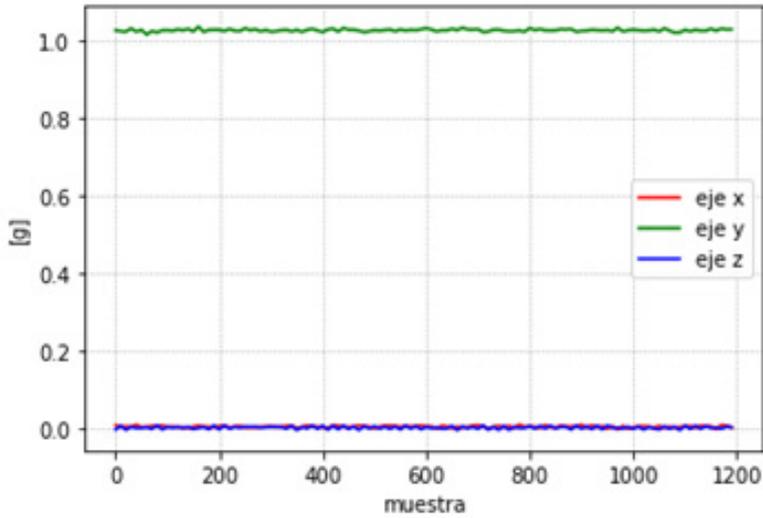


Figura 11. Gráfica de verificación con un sensor de forma vertical $x \approx 0g, y \approx 1g, z \approx 0g$
Fuente: Elaboración propia

En la Figura 11 se presenta la respuesta de la aceleración para un sensor ubicado de forma vertical. Como puede observarse, los valores en los ejes x, y y z es de aproximadamente 0g, 1g y 0g, respectivamente, y también coincide con los datos presentados en la Figura 7. Finalmente, en la Figura 12 se presenta el caso cuando se usan dos sensores de aceleración. Estos sensores se ubican de forma opuesta para los ejes coordenados se sumen entre sí, y se le aplica un movimiento aleatorio emulando a las ondas sísmicas.

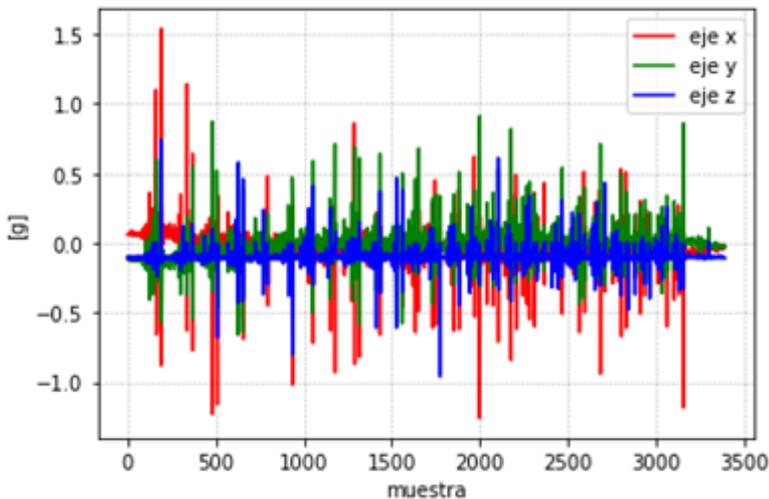


Figura 12. Gráfica de verificación con dos sensores ubicados de forma opuesta.
Fuente: Elaboración propia

CONCLUSIONES

Este trabajo propone la implementación de la medida de aceleración sobre una FPGA para su monitoreo en tiempo real. El acelerómetro de tres ejes ADXL355 es usado como sensor que provee los datos de aceleración a la FPGA Intel Cyclone 10LP. Los resultados de síntesis muestran que el diseño propuesto tiene un buen desempeño en términos de consumo de recursos y velocidad de procesamiento. Por otro lado, se muestra que el tiempo de procesamiento en el diseño propuesto en FPGA es mucho más pequeño que una implementación basado en microcontrolador. Finalmente, el diseño hardware presentado en este trabajo puede ser extendido a otros sensores o módulos que usen el protocolo I2C para aplicaciones de monitoreo en tiempo real.

AGRADECIMIENTOS

Los autores agradecen a la empresa Soluciones y Suministros SSI SAS de la ciudad de Cali-Colombia, por su asesoría y el préstamo de los equipos especializados utilizados para la realización de este trabajo. Igualmente, a la Institución Universitaria Antonio José Camacho, proyecto de investigación PI-1022.

REFERENCIAS BIBLIOGRÁFICAS

- Sharshar, A., Fayez, A., Ashraf, Y. y Gomaa, W.** (2021). Activity With Gender Recognition Using Accelerometer and Gyroscope. 15th International Conference on Ubiquitous Information Management and Communication, pp. 1-7.
- Sharma, A. y Nanda, S.** (2020). Timely detection of Seismic waves in Ground motion data using Improved S-Transform, 5th IEEE International Conference on Recent Advances and Innovations in Engineering (ICRAIE), pp. 1-9.
- Mahmood, M., Celik, Z. y Butler, P.** (2017). Wafer-level packaged flexible and bendable MEMS accelerometer for robotics and prosthetics, IEEE Sensors Applications Symposium (SAS), pp. 1-5.
- Li, C., Yang, B., Zheng, X., Sun, Z., y Zhou, L.,** (2022). A Seismic-Grade Optical MEMS Accelerometer with Force Feedback Control, 29th Saint Petersburg International Conference on Integrated Navigation Systems (ICINS), pp. 1-8.
- Haro, M., Ding, X. y Elghazouli, A.** (2021). MEMS-based low-cost and open-source accelerograph for earthquake strong-motion. Engineering Structures, vol 230.
- Julius, A. y Sunardi, B.** (2014). Earthquake response of storey building in Jakarta using accelerographs data analysis. DOI:1658. 10.1063/1.4915034.
- Qi, M., Bai, C., Wang, Y y Qiao, D.** (2020). A Two-ASIC Front-End for MEMS Accelerometers, IEEE 15th International Conference on Solid-State & Integrated Circuit Technology (ICSICT), pp. 1-3.
- Vita, A., Domenico, G., Femia, A., y Benedetto, L.,** (2019). Embeddable Circuit for Orientation Independent Processing in Ultra Low-Power Triaxial Inertial Sensors, IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 67, no. 6, pp. 1124-1128.
- Jiss, K y Johnson, N.,** (2014). Design and characterisation of FPGA based angular accelerometer, International Conference on Green Computing Communication and Electrical Engineering (ICGCCCE).
- Tukiran, Z., Ahmad, A., Huda, N. y Muharam, A.,** (2020). Implementation of Acceleration Measurement on FPGA platform for Real-time Monitoring Application, IEEE Student Conference on Research and Development (SCOReD).
- Perez, A., Morales, R., Rangel, J. y Morales, C.,** (2018). Real Time Monitoring of 3 Axis Accelerometer using an FPGA Zynq-7000 and Embedded Linux through Ethernet, 15th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE).
- Zongwei, L., Xingyin, X., Xionga, X., Hana, K., Ning, C. y Chang, Y.** (2017) "Design of a high precision digital interface circuit for capacitive MEMS accelerometers with floating point ADC, Integration, vol. 59, pp. 247-254.
- Bhogadi, L., Bhushana, S. y Gottapu, R.,** (2015). MicroBlaze implementation of GPS/INS integrated system on Virtex-6 FPGA," SpringerPlus, vol. 4, no. 629.
- Douglas, J.; Seyedi, D.; Ulrich, T.; Modaresi, H.; Foerster, E. & Ptilakis, K** (2015). Evaluation of seismic hazard for the assessment of historical elements at risk: description of input and selection of intensity measures. Bulletin of Earthquake Engineering, vol 13, pp. 49-65.
- Cheng, P. & Oelmann, B.** (2010). Joint-Angle Measurement Using Accelerometers and Gyroscopes- a survey, IEEE Transactions on Instrumentation and Measurement, vol 59, pp. 404-414.
- Analog Device** (2016), Low Noise, Low Drift, Low Power, 3-Axis MEMS Accelerometers ADXL355.
- Kumari, S., y Gayathri, C.** (2017). Interfacing of MEMS motion sensor with FPGA using i2c protocol. International Conference on Innovations in Information Embedded and Communication Systems (ICIIECS).
- Mireles, R., Rincon, I., y Ambrosio, R.** (2010). Análisis y caracterización de un acelerómetro capacitivo fabricado com tecnologia polymump's. Superficies y Vacío, 23 Ed, por la Sociedad Mexicana de Ciencia y Tecnología de Superficies y Materiales, pp. 26-31.

Montes, F. (2019). Acelerómetros triaxiales: análisis de señales y aplicaciones físicas. Universidad Autónoma de Chihuahua, Facultad de Ingeniería, Maestría en ciencias básicas.

Kirbas, I. (2019). Developing a signal similarity analyse software for accelerometer sensor data, vol 13, pp.172-179.

Texas Instruments. (2015). Understanding the I2C Bus. SLVA704. Recuperado de <https://www.ti.com/lit/an/slva704/slva704.pdf>

Analog Devices. (2018). Low Noise, Low Drift, Low Power, 3-Axis MEMS Accelerometers. Recuperado de https://www.analog.com/media/en/technical-documentation/data-sheets/adxl354_355.pdf